
UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama
Sidang Akademik 2006/2007

Oktober/November 2006

EEU 202 – ELEKTRONIK UNTUK JURUTERA

Masa: 3 jam

Sila pastikan bahawa kertas peperiksaan ini mengandungi **SEPULUH** muka surat bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi ENAM soalan.

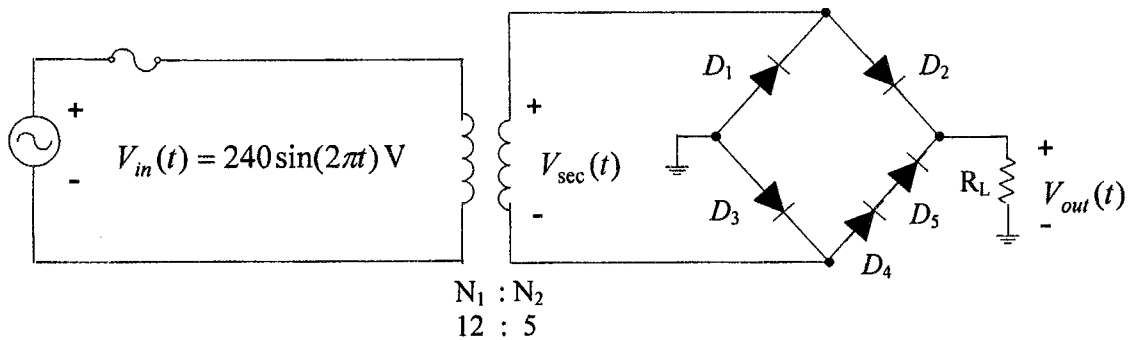
Jawab **LIMA** soalan. Jika calon menjawab lebih daripada lima soalan hanya lima soalan pertama mengikut susunan dalam skrip jawapan akan diberi markah.

Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah bagi setiap soalan diberikan di sudut sebelah kanan soalan berkenaan.

Semua soalan hendaklah dijawab dalam Bahasa Inggeris. Walau bagaimanapun, SATU soalan dibenarkan dijawab dalam Bahasa Malaysia.

1.



Rajah 1
Figure 1

Setiap diod dalam Rajah 1 mempunyai kekuatan halangan V_F , bersamaan 1V. Rintangan beban, R_L adalah 22 MΩ.

Each diode in Figure 1 has a barrier potential V_F , of 1V. The load resistance, R_L is equal to 22 MΩ..

- (a) Dapatkan persamaan untuk mewakili $V_{sec}(t)$. Lakarkan bentuk gelombang $V_{sec}(t)$.

Find the expression to present $V_{sec}(t)$. Sketch the waveform of $V_{sec}(t)$.

(10%)

- (b) Lakarkan bentuk gelombang $V_{out}(t)$.

Sketch the waveform of $V_{out}(t)$.

(30%)

- (c) Dapatkan nilai voltan purata, V_{AVG} , untuk $V_{out}(t)$.

Find the average voltage value, V_{AVG} , of $V_{out}(t)$.

(20%)

...3/-

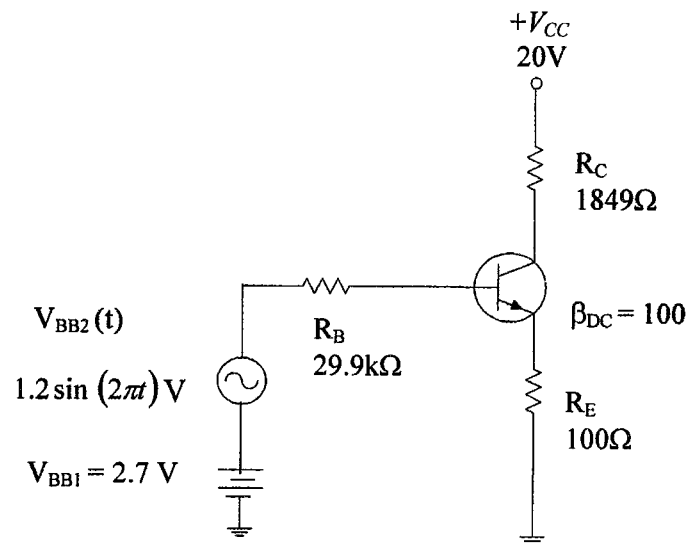
- (d) Dapatkan nilai voltan balikan puncak (PIV) yang dialami oleh diod D1.
Find the peak inverse voltage (PIV) as applied to diode D1.

(20%)

- (e) Dapatkan nilai voltan balikan puncak (PIV) yang dialami oleh diod D3.
Find the peak inverse voltage (PIV) as applied to diode D3.

(20%)

2.



Rajah 2
Figure 2

Soalan 2 adalah berdasarkan Rajah 2. Diberikan nilai tepu V_{CE} , $V_{CE(sat)}$, ialah 0.5V.

Question 2 is based on Figure 2. Given that the saturation value of V_{CE} , $V_{CE(sat)}$, is 0.5V.

- (a) Kirakan nilai tepu arus pemungut, $I_{C(sat)}$.

Calculate the saturation value of the collector current, $I_{C(sat)}$.

(10%)

...4/-

- (b) Kirakan nilai voltan potongan CE, $V_{CE(cut-off)}$.

Calculate the cut-off voltage value of CE, $V_{CE(cut-off)}$.

(10%)

- (c) Kirakan nilai V_{CEQ} dan I_{CQ} dengan V_{CEQ} dan I_{CQ} merupakan titik Q (titik pengoperasian DC) bagi litar tersebut.

Calculate the values of V_{CEQ} and I_{CQ} where V_{CEQ} and I_{CQ} are the Q-point (the DC operating point) of the circuit.

(30%)

- (d) Lakarkan garis beban DC.

Sketch the DC load line.

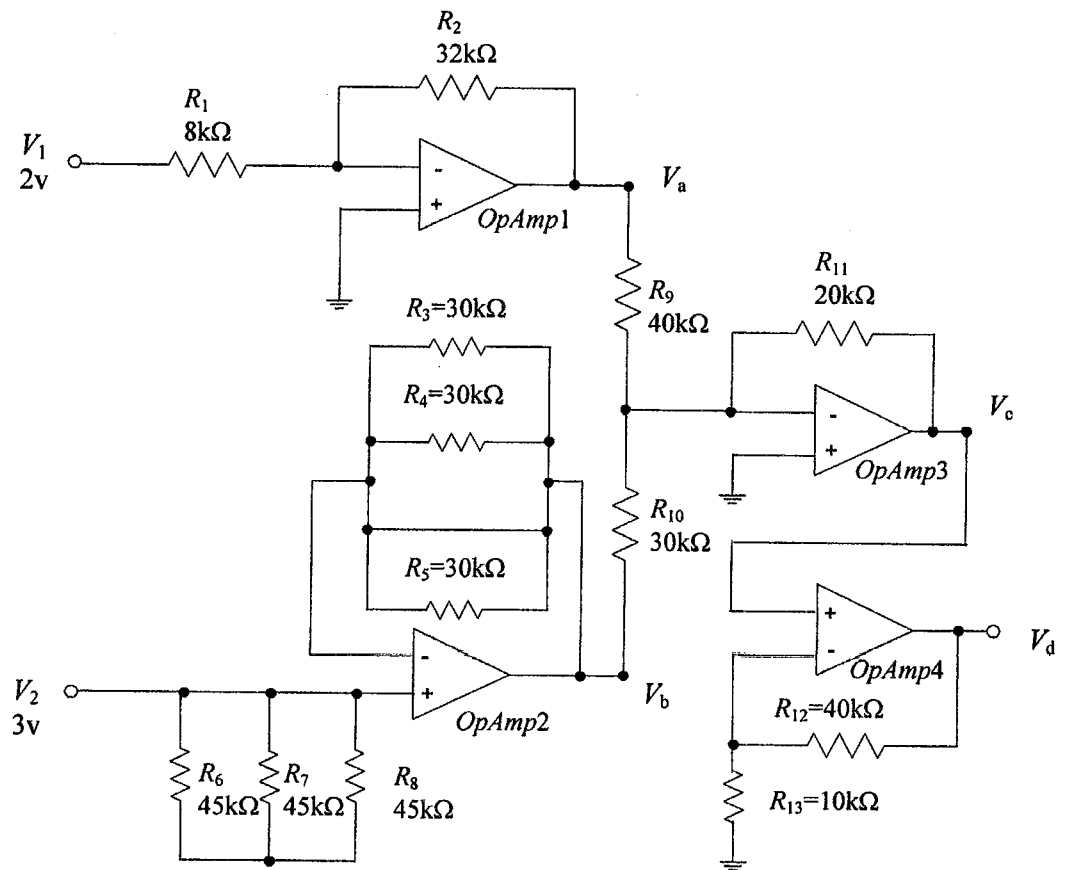
(10%)

- (e) Lakarkan gelombang I_C dan V_{CE} .

Sketch the waveform of I_C and V_{CE} .

(40%)

3.



Rajah 3
Figure 3

Soalan 3 adalah berdasarkan Rajah 3.

Question 3 is based on Figure 3.

(a) Kirakan nilai V_a .

Calculate the value of V_a .

(25%)

(b) Kirakan nilai V_b .

Calculate the value of V_b .

(25%)

...6/-

- (c) Kirakan nilai V_c .

Calculate the value of V_c .

(25%)

- (d) Kirakan nilai V_d .

Calculate the value of V_d .

(25%)

4. (a) Takrifkan:
Define:

(i) Kuantiti analog
Analog quantity

(ii) Kuantiti digital
Digital quantity.

Terangkan perbezaan antara kuantiti digital dan kuantiti analog.

Explain the difference between a digital quantity and analog quantity.

(20%)

- (b) Sebahagian daripada gelombang digital berkala ditunjukkan dalam Rajah 4. Pengukuran masa adalah dalam milisaat. Tentukan yang berikut:

A portion of periodic digital waveform is shown in Figure 4. The measurements are in milliseconds. Determine the following:

(i) Tempoh
Period

(ii) Frekuensi
Frequency

...7/-

- (iii) Kitar kerja
Duty cycle



Rajah 4
Figure 4

(30%)

- (c) Litar asas logik dua masukan, mempunyai masukan TINGGI pada satu masukan dan masukan RENDAH pada satu masukan lagi. Jika keluaran ialah

A basic 2 input logic circuits has a HIGH on one input and a LOW on the other input. If the output is

- (i) RENDAH
LOW
- (ii) TINGGI
HIGH

Kenalpasti litar-litar logik pada setiap kes.

Identify the logic circuits in each case.

(18%)

- (d) Takrifkan istilah-istilah berikut: DIP, SMT, SOIC, SSI, MSI, LSI, VLSI, dan ULSI.

Define the terms: DIP, SMT, SOIC, SSI, MSI, LSI, VLSI, and ULSI.

(32%)

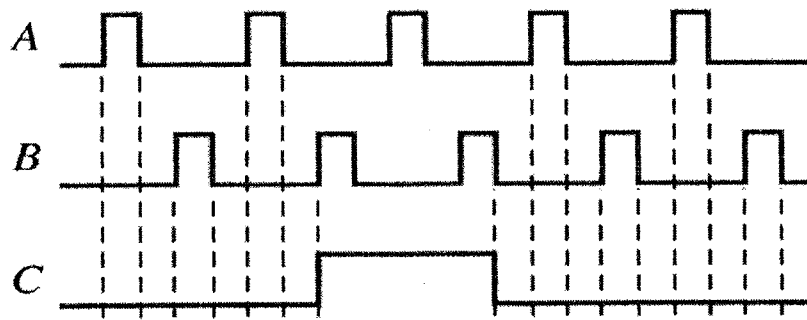
...8/-

5. (a) (i) Tukarkan nombor asas perduaan 10010001 kepada nombor asas perpuluhan.
Convert the binary whole number 10010001 to decimal.
- (ii) Tukarkan nombor asas perpuluhan 82 kepada nombor asas perduaan.
Convert the decimal number 82 to binary.
- (iii) Lakukan pendaraban nombor asas perduaan berikut: 101×111 .
Perform the following binary multiplication: 101×111 .
- (iv) Dapatkan pelengkap 2 bagi 00010110.
Determine the 2's complement of 00010110.
- (v) Tukarkan nombor asas perenambelasan $B2F8_{16}$ kepada nombor asas perduaan.
Convert the hexadecimal number $B2F8_{16}$ to binary.
- (vi) Tukarkan nombor asas perpuluhan 573 kepada nombor asas perenambelasan.
Convert decimal 573 to hexadecimal.

(30%)

- (b) Lukiskan simbol logik asas get ATAU dan DAN. Jika gelombang masukan A, B dan C dalam Rajah 5(i) dikenakan kepada get ATAU. Tentukan gelombang keluaran yang terhasil.

Draw the standard logic symbols of OR and AND gate. If the input waveforms A, B and C in Figure 5(i) below are applied to OR gate. Determine the resulting output waveform.



Rajah 5(i)
Figure 5(i)

(30%)

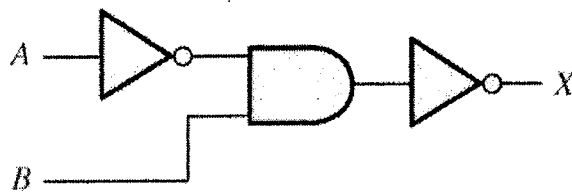
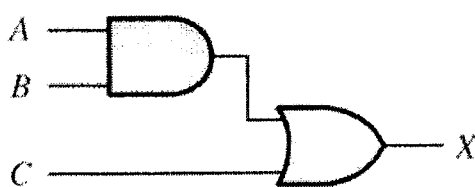
(c) (i) Bilakah keluaran dari get TIDAK DAN keluaran RENDAH?
When is the output of a NAND gate LOW?

(iii) Bilakah keluaran dari get TIDAK ATAU keluaran TINGGI?
When is the output of a NOR gate HIGH?

(10%)

(d) Tuliskan Ungkapan Boolean untuk setiap litar logik yang ditunjukkan dalam Rajah 5(ii).

Write the Boolean Expression for each of the logic circuits in Figure 5(ii) below:



Rajah 5(ii)
Figure 5(ii)

(30%)

... 10/-

100

6. (a) Namakan empat jenis peranti penyimpanan.

Name four types of storage device.

(20%)

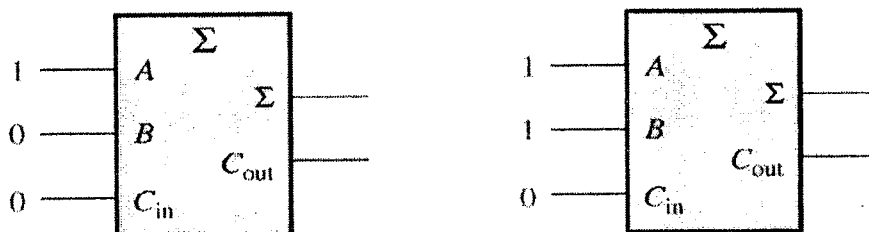
- (b) Berikan gambaran untuk menerangkan idea asas kepada operasi pembilang.

Illustrate the basic idea of counter operation.

(30%)

- (c) Apakah keluaran-keluaran penambah penuh untuk masukan-masukan yang ditunjukkan dalam Rajah 6 di bawah.

What are the full adder outputs for the inputs shown in Figure 6 below:



Rajah 6
Figure 6

- (d) Terangkan penyahkod dan berikan contoh yang sesuai.

(30%)

Describe decoding and give an appropriate example.

(20%)